

بسمه تعالی

سوالات میان‌ترم درس معماری کامپیوتر - دانشگاه آزاد اسلامی واحد جنوب تهران - (جزوه باز) ۸۳/۰۵/۲۷

۱- یک شمارنده BCD سنکرون با قابلیت بار موازی طراحی کنید.

۲- جمله زیر را به صورت RTL بنویسید.

If (p=1) then (R1 ← R2) else if (q=1) then (R1 ← R3)

۳- با توجه به برنامه ضمیمه به سوالات زیر پاسخ دهید.

(I) برنامه چه کار می‌کند؟ (در چند جمله کار کلی برنامه را بنویسید)

(II) با اجرای هر دستور چه تغییراتی در رجیسترها، حافظه و فلگ‌ها ایجاد می‌شود آنها به شکل مناسبی لیست کنید.

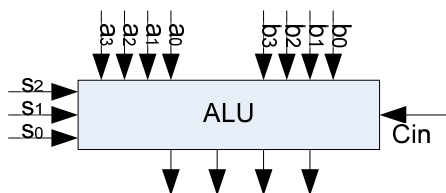
(III) کد ماشین این برنامه را تولید کنید.

(IV) RTL‌های مربوط به اجرای کل زیر برنامه IntSrv (از خط ۱۶ تا ۲۳) را دقیقاً و پشت سرهم به ترتیب اجرا بنویسید.

1		ORG	0
2		Hex	0
3		BUN	IntSrv
4	Start,	ION	
5	Loop,	LDA	Flag
6		SZA	
7		BUN	Loop
8		LDA	SUM
9		ADD	KeyBuf
10		OUTP	
11		LDA	False
12		STA	Flag
13		ISZ	Cntr
14		BUN	Loop
15		HLT	
16	IntSrv,	SKI	
17		BUN	EndSrv
18		INP	
19		STA	KeyBuf
20		LDA	True
21		STA	Flag
22	EndSrv,	ION	
23		BUN	0 I
24		ORG	200
25	SUM,	Hex	0
26	KeyBuf,	Hex	0
27	Flag,	Hex	0
28	True,	Hex	0
29	False,	Hex	FFFF
30	Cntr,	Dec	-100
		END	



۱. یک ALU طرح کنید که اعمال زیر را با خط فرمانهای مشخص شده انجام دهد. (۱۰ نمره)

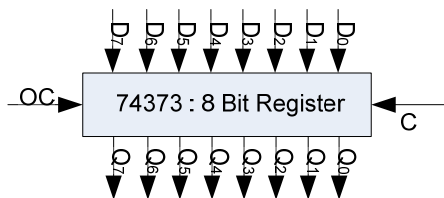


S ₂ S ₁ S ₀	Operation
000	ADD A,B
001	ADC A,B
010	AND A,B
011	OR A,B
100	Transfer A
101	NOT A
110	SHL A
111	SHR A

۲. آی سی 74373 یک رجیستر ۸ بیتی با خروجی سه حالتی (طبق شکل) می باشد. با استفاده از این آی سی به عنوان

رجیستر و حداقل قطعات دیگر، یک باس با چهار رجیستر

مبدأ و چهار رجیستر مقصد بسازید. (۱۰ نمره)



c کلاک یا کنترل ورودی

oc کنترل خروجی سه حالتی

۳. طبق معماری مانو در (فصل ۵) (۲۵ نمره)

- الف) آیا برنامه نویسی می تواند در داخل یک زیر برنامه، زیر برنامه دیگری را صدا کند؟
- ب) آیا برنامه نویسی می تواند در داخل یک زیر برنامه، همان زیر برنامه را صدا کند؟
- ج) آیا در حال اجرای یک روتین وقفه، می تواند وقفه دیگری را سرویس دهد؟
- د) یک روتین وقفه (کامل) بنویسید که اگر FGI یک باشد یک بایت دریافت کرده و در AC قرار دهد.
- ه) زیر برنامه ضرب A و B را بنویسید. (A و B دو متغیر در حافظه هستند)

در هر مورد با استدلال توضیح دهید.

۴. با توجه به RTLهای زیر مدار کنترل فلیپ فلاپ F را پیاده سازی کنید. (۱۰ نمره)

xT ₃ :	F ← 1	Set F to 1
yT ₁ :	F ← 0	Clear F to 0
zT ₂ :	F ← F'	Complement F
wT ₅ :	F ← G	Transfer value of G to F

۵. ریزبرنامه مربوط به اجرای دستور زیر را طبق معماری فصل ۷ مانو بنویسید و میکروکد را تولید کنید.

(۱۵ نمره)

Symbol	Opcode	Description
BPA	0100	if (A>=0) then (PC ← EA)

بسمه تعالی

سوالات امتحان آخر ترم درس معماری کامپیوتر

دانشگاه آزاد اسلامی واحد جنوب تهران - ترم تابستان سال ۱۳۸۳

کد درس: ۷۲۵۱ مدت امتحان: دو ساعت تاریخ امتحان: ۸۳/۰۶/۱۱ جزوه بسته.



۶. توضیح دهید: (۲۰ نمره)

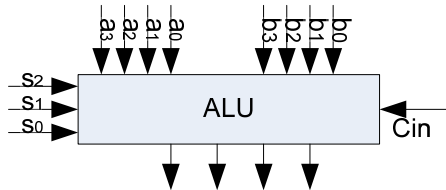
- الف) تفاوت و تشابه دو نوع معماری واحد کنترل سیمنندی (فصل ۵) و ریزبرنامه (فصل ۷) را بنویسید.
- ب) کاربردهای پشته را بنویسید.
- ج) ویژگی‌های معماری RISC و CISC را در مقایسه با هم بنویسید.
- د) در یک پردازش لوله‌ای (Pipeline) چهار مرحله، تسریع چقدر است (محاسبه کنید) و مشکلات آن چیست؟

موفق باشید - فاتحی



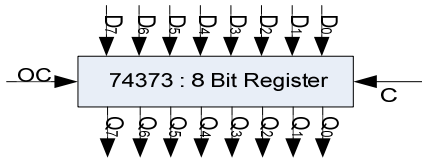
نام و نام خانوادگی:	
---------------------	--

۱. یک ALU طرح کنید که اعمال زیر را با خط فرمانهای مشخص شده انجام دهد. (۱۰ نمره)



S ₂ S ₁ S ₀	Operation
000	ADD A,B
001	ADC A,B
010	AND A,B
011	OR A,B
100	Transfer A
101	NOT A
110	SHL A
111	SHR A

۲. آی سی 74373 یک رجیستر ۸ بیتی با خروجی سه حالته (طبق شکل) می باشد. با استفاده از این آی سی به عنوان رجیستر و حداقل قطعات دیگر، یک باس با چهار رجیستر مبدأ و چهار رجیستر مقصد بسازید. (۱۰ نمره)



c کلاک یا کنترل ورودی
oc کنترل خروجی سه حالته

۳. طبق معماری مانو در (فصل ۵) (۲۰ نمره)

- (a) آیا برنامه نویس می تواند در داخل یک زیر برنامه، زیر برنامه دیگری را صدا کند؟
 (b) آیا برنامه نویس می تواند در داخل یک زیر برنامه، همان زیر برنامه را صدا کند؟
 (c) آیا در حال اجرای یک روتین وقفه، می تواند وقفه دیگری را سرویس دهد؟
 (d) یک روتین وقفه (کامل) بنویسید که اگر FGI یک باشد یک بایت دریافت کرده و در Ac قرار دهد.
 در هر مورد با استدلال توضیح دهید.

۴. با توجه به RTLهای زیر مدار کنترل فلیپ فلاپ F را پیاده سازی کنید. (۱۰ نمره)

xT3:	F ← 1	Set F to 1
yT1:	F ← 0	Clear F to 0
zT2:	F ← F'	Complement F
wT5:	F ← G	Transfer value of G to F

۵. ریزبرنامه مربوط به اجرای دستور زیر را طبق معماری فصل ۷ مانو بنویسید و میکروکد آن را تولید کنید. (۲۰ نمره)

Symbol	Opcode	Description
BPA	0100	if (A>=0) then (PC ← EA)



سوالات امتحان آخر ترم درس معماری کامپیوتر کد: ۷۲۵۱ گروه کامپیوتر استاد فاتحی

دانشگاه آزاد اسلامی واحد تهران جنوب - ترم دوم سال تحصیلی ۸۶-۸۵

مدت امتحان: دو ساعت تاریخ امتحان: ۸۶/۰۴/۰۵ جزوه بسته و ماشین حساب لازم نیست

۶. تفاوت و تشابه دو نوع معماری واحد کنترل سیم‌بندی (فصل ۵) و ریزبرنامه (فصل ۷) را بنویسید. (۱۰ نمره)

۷. برنامه زیر را بررسی کرده به موارد خواسته شده پاسخ دهید. (۲۰ نمره)

(a) برنامه چه کار می‌کند؟ (در چند جمله کار کلی برنامه را بنویسید)

(b) با اجرای هر دستور چه تغییراتی در رجیسترها، حافظه و فلگ‌ها ایجاد می‌شود آنها به شکل مناسبی لیست کنید.

(c) کد ماشین این برنامه را تولید کنید.

(d) RTL‌های مربوط به اجرای کل زیر برنامه IntSrv (از خط ۱۶ تا ۲۳) را دقیقاً و پشت سرهم به ترتیب اجرا

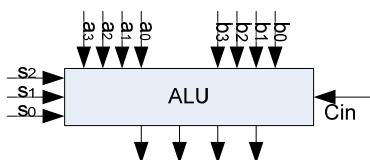
بنویسید.

0		ORG	0
1		Hex	0
2		BUN	IntSrv
3		ORG	100
4	Start,	ION	
5	Loop,	LDA	Flag
6		SZA	
7		BUN	Loop
8		LDA	SUM
9		ADD	KeyBuf
10		STA	SUM
11		OUTP	
12		LDA	False
13		STA	Flag
14		ISZ	Cntr
15		BUN	Loop
16		HLT	
17	IntSrv,	SKI	
18		BUN	EndSrv
19		INP	
20		STA	KeyBuf
21		LDA	True
22		STA	Flag
23	EndSrv,	ION	
24		BUN	0 I
25		ORG	200
26	SUM,	Hex	0
27	KeyBuf,	Hex	0
28	Flag,	Hex	0
29	True,	Hex	0
30	False,	Hex	FFFF
31	Cntr,	Dec	-100
32		END	



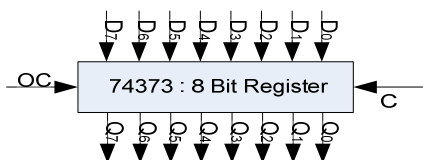
نام و نام خانوادگی:

۱. یک ALU طرح کنید که اعمال زیر را با خط فرمانهای مشخص شده انجام دهد. (۲۰ نمره)



S ₂ S ₁ S ₀	Operation	Description
000	A + B	ADD A,B
001	A + B + Cin	ADC A,B
010	A & B	AND A,B
011	A B	OR A,B
100	A	Transfer A
101	A'	NOT A
110	SHL A	Shift Left A
111	SHR A	Shift Right A

۲. آی سی 74373 یک رجیستر ۸ بیتی با خروجی سه حالتی (طبق شکل زیر) می باشد. با استفاده از این آی سی به عنوان رجیستر و حداقل قطعات دیگر، یک باس ۸ بیتی برای ارتباط چهار رجیستر بسازید به طوری که با یک آدرس دو بیتی رجیستر مبدا و با یک آدرس دو بیتی رجیستر مقصد انتخاب شود. (۱۰ نمره)



c کلاک یا کنترل ورودی

OC کنترل خروجی سه حالتی

۳. طبق معماری مانو در (فصل ۵) (۲۰ نمره)

- (a) آیا برنامه نویس می تواند در داخل یک زیر برنامه، زیر برنامه دیگری را صدا کند؟
 (b) آیا برنامه نویس می تواند در داخل یک زیر برنامه، همان زیر برنامه را صدا کند؟
 (c) آیا در حال اجرای یک روتین وقفه، می تواند وقفه دیگری را سرویس دهد؟
 (d) یک روتین وقفه (کامل) بنویسید که اگر FGI یک باشد یک بایت دریافت کرده و در AC قرار دهد.
 در هر مورد با استدلال توضیح دهید.

۴. با توجه به RTLهای زیر مدار کنترل فلیپ فلاپ F را پیاده سازی کنید. (۱۰ نمره)

xT3:	F ← 1	Set F to 1
yT1:	F ← 0	Clear F to 0
zT2:	F ← F'	Complement F
wT5:	F ← G	Transfer value of G to F



۵. ریزبرنامهٔ مربوط به اجرای دستور زیر را طبق معماری فصل ۷ مانو بنویسید و میکروکد آن را تولید کنید. (۲۰ نمره)

Symbol	Opcode	Description
BPA	0100	if (AC>=0) then (PC← EA)

۶. ویژگی‌های معماری RISC را در مقایسه با معماری CISC توضیح دهید. (۱۰ نمره)

۷. برنامه زیر را بررسی کرده به موارد خواسته شده پاسخ دهید. (۲۰ نمره)

(a) برنامه چه کار می‌کند؟ (در چند جمله کار کلی برنامه را بنویسید و از توضیح تک تک دستورات خودداری کنید)

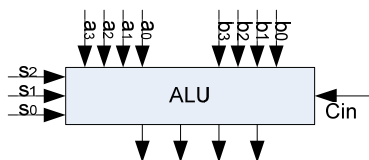
(b) RTL‌های مربوط به اجرای دستورات مشخص شده (از خط ۱۷ تا ۲۴) را پشت سرهم و به ترتیب اجرا بنویسید.

0		ORG	0
1		Hex	0
2		BUN	IntSrv
3		ORG	100
4	Start,	ION	
5	Loop,	LDA	Flag
6		SZA	
7		BUN	Loop
8		LDA	SUM
9		ADD	KeyBuf
10		STA	SUM
11		OUTP	
12		LDA	False
13		STA	Flag
14		ISZ	Cntr
15		BUN	Loop
16		HLT	
17*	IntSrv,	SKI	
18*		BUN	EndSrv
19*		INP	
20*		STA	KeyBuf
21*		LDA	True
22*		STA	Flag
23*	EndSrv,	ION	
24*		BUN	0 I
25		ORG	200
26	SUM,	Hex	0
27	KeyBuf,	Hex	0
28	Flag,	Hex	0
29	True,	Hex	0
30	False,	Hex	FFFF
31	Cntr,	Dec	-100
32		END	



نام و نام خانوادگی:

۱. یک ALU طرح کنید که اعمال زیر را با خط فرمانهای مشخص شده انجام دهد. مدار مربوطه فقط برای یک بیت ترسیم گردد (۲۰ نمره)



S ₂ S ₁ S ₀	Operation	Description
000	A + B	ADD A,B
001	A + B + Cin	ADC A,B
010	A & B	AND A,B
011	A B	OR A,B
100	A - B	SUB A,B
101	A - B - Cin	SBB A,B

۲. طبق معماری مانو در (فصل ۵) (۲۰ نمره)

- (a) آیا برنامه نویس می تواند در داخل یک زیر برنامه، زیر برنامه دیگری را صدا کند؟
 (b) آیا برنامه نویس می تواند در داخل یک زیر برنامه، همان زیر برنامه را صدا کند؟
 (c) آیا در حال اجرای یک روتین وقفه، می تواند وقفه دیگری را سرویس دهد؟
 (d) یک روتین وقفه (کامل) بنویسید که اگر FGI یک باشد یک بایت دریافت کرده و در AC قرار دهد.
 در هر مورد با استدلال توضیح دهید.

۳. با توجه به RTLهای زیر مدار کنترل فلیپ فلاپ F را پیاده سازی کنید. (۱۰ نمره)

xT3:	$F \leftarrow 1$	Set F to 1
yT1:	$F \leftarrow 0$	Clear F to 0
zT2:	$F \leftarrow F'$	Complement F
wT5:	$F \leftarrow G$	Transfer value of G to F

۴. ریزبرنامه مربوط به اجرای دستور زیر را طبق معماری فصل ۷ مانو بنویسید و میکروکد آن را تولید کنید. (۲۰ نمره)

Symbol	Opcode	Description
BPA	0100	if (AC>=0) then (PC ← EA)

بسمه تعالی

سوالات امتحان آخر ترم درس معماری کامپیوتر کد: ۷۲۵۱ گروه کامپیوتر استاد فاتحی

دانشگاه آزاد اسلامی واحد تهران جنوب - ترم دوم سال تحصیلی ۸۶-۸۷

مدت امتحان: دو ساعت تاریخ امتحان: ۸۷/۰۴/۰۴ جزوه بسته و ماشین حساب لازم نیست



۵. برنامه زیر را بررسی کرده به موارد خواسته شده پاسخ دهید. (۳۰ نمره)

(a) برنامه چه کار می‌کند؟ (در چند جمله کار کلی برنامه را بنویسید و از توضیح تک تک دستورات خودداری کنید)

(b) RTLهای مربوط به اجرای دستور خط ۲۴ را با دقت و به طور کامل بنویسید.

(c) در قطعه برنامه‌ی مشخص شده (از خط ۱۷ تا ۲۴) تغییرات انجام گرفته در رجیسترها را بنویسید.

0		ORG	0
1		Hex	0
2		BUN	IntSrv
3		ORG	100
4	Start,	ION	
5	Loop,	LDA	Flag
6		SZA	
7		BUN	Loop
8		LDA	SUM
9		ADD	KeyBuf
10		STA	SUM
11		OUTP	
12		LDA	False
13		STA	Flag
14		ISZ	Cntr
15		BUN	Loop
16		HLT	
17*	IntSrv,	SKI	
18*		BUN	EndSrv
19*		INP	
20*		STA	KeyBuf
21*		LDA	True
22*		STA	Flag
23*	EndSrv,	ION	
24*		BUN	0 I
25		ORG	200
26	SUM,	Hex	0
27	KeyBuf,	Hex	0
28	Flag,	Hex	0
29	True,	Hex	0
30	False,	Hex	FFFF
31	Cntr,	Dec	-100
32		END	

موفق باشید - فاتحی

بسمه تعالی



سوالات امتحان آخر ترم درس معماری کامپیوتر کد: ۷۲۵۱ گروه کامپیوتر استاد فاتحی

دانشگاه آزاد اسلامی واحد تهران جنوب - ترم دوم سال تحصیلی ۸۷-۸۶

مدت امتحان: دو ساعت تاریخ امتحان: ۸۷/۰۴/۰۴ جزوه بسته و ماشین حساب لازم نیست

واکشی	$R' T_i$: AR ← PC
مرکزهای	$R' T_i$: IR ← M[AR], PC ← PC + ۱
	$R' T_i$: $D_0, \dots, D_7 \leftarrow$ دینکد IR(۱۲-۱۴), AR ← IR(۰-۱۱), I ← IR(۱۵)
غیر مستقیم	$D_i T_i$: AR ← M[AR]
وقفه:	$T_i' T_i' T_i' (IEN)(FGI + FGO)$: R ← ۱
	RT: AR ← ۰, TR ← PC
	RT: M[AR] ← TR, PC ← ۰
	RT: PC ← PC + ۱, IEN ← ۰, R ← ۰, SC ← ۰
دستورات مراجعه به حافظه:	
AND	$D_i T_i$: DR ← M[AR]
	$D_i T_i$: AC ← AC ∧ DR, SC ← ۰
ADD	$D_i T_i$: DR ← M[AR]
	$D_i T_i$: AC ← AC + DR, E ← C _{out} , SC ← ۰
LDA	$D_i T_i$: DR ← M[AR]
	$D_i T_i$: AC ← DR, SC ← ۰
STA	$D_i T_i$: M[AR] ← AC, SC ← ۰
BUN	$D_i T_i$: PC ← AR, SC ← ۰
BSA	$D_i T_i$: M[AR] ← PC, AR ← AR + ۱
	$D_i T_i$: PC ← AR, SC ← ۰
ISZ	$D_i T_i$: DR ← M[AR]
	$D_i T_i$: DR ← DR + ۱
	$D_i T_i$: M[AR] ← DR اگر (DR = ۰) پس (PC ← PC + ۱), SC ← ۰
دستورات مراجعه به ثابتها:	
	$D_i T_i$: برای تمام دستورات مراجعه به حافظه مشترک است r
	$IR_i(i)$: $B_i(i = ۰, ۱, ۲, \dots)$
	r: SC ← ۰
CLA	rB_i : AC ← ۰
CLE	rB_i : E ← ۰
CMA	rB_i : AC ← \bar{AC}
CME	rB_i : E ← \bar{E}
CIR	rB_i : AC ← shr AC, AC(۱۵) ← E, E ← AC(۰)
CIL	rB_i : AC ← shr AC, AC(۰) ← E, E ← AC(۱۵)
INC	rB_i : AC ← AC + ۱
SPA	rB_i : اگر (AC(۱۵) = ۰) پس (PC ← PC + ۱)
SNA	rB_i : اگر (AC(۱۵) = ۱) پس (PC ← PC + ۱)
SZA	rB_i : اگر (AC = ۰) پس (PC ← PC + ۱)
SZE	rB_i : اگر (E = ۰) پس (PC ← PC + ۱)
HLT	rB_i : S ← ۰
دستورات ورودی و خروجی:	
	$D_i T_i$: P برای تمام دستورات ورودی و خروجی مشترک است P
	$IR_i(i)$: $B_i(i = ۶, ۷, ۸, ۹, ۱۰, ۱۱)$
	P: SC ← ۰
INP	pB_i : AC(۰-۷) ← INPR, FGI ← ۰
OUT	pB_i : OUTR ← AC(۰-۷), FGO ← ۰
SKI	pB_i : اگر (FGI = ۱) پس (PC ← PC + ۱)
SKO	pB_i : اگر (FGO = ۱) پس (PC ← PC + ۱)
ION	pB_i : IEN ← ۱
IOF	pB_i : IEN ← ۰

CD	شرط	نماد	توضیح
**	همیشه ۱	U	انتساب شرطی
۰۱	DR (۱۵)	I	بیت آدرس غیرمستقیم
۱۰	AC (۱۵)	S	بیت علامت AC
۱۱	AC = ۰	Z	مقدار AC برابر صفر

BR	نماد	توضیح
**	JMP	CAR ← AD اگر شرط = ۱ اگر شرط = ۰
۰۱	CALL	CAR ← AD, SBR ← CAR + ۱ اگر شرط = ۱ اگر شرط = ۰
۱۰	RET	CAR ← SBR از سابروتین برگرد
۱۱	MAP	CAR (۲-۵) ← DR (۱۱-۱۴), CAR (۰-۱, ۶) ← ۰

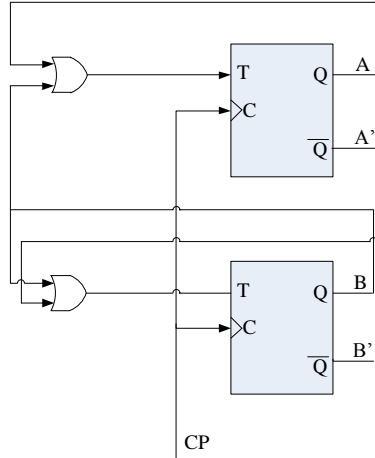
جدول (۱-۷) نماد و کد باینری برای عملیات ریز دستورات		
FY	ریز عملیات	نماد
۰۰۰	هیچ عمل	NOP
۰۰۱	AC ← AC + DR	ADD
۰۱۰	AC ← ۰	CLRAC
۰۱۱	AC ← AC + ۱	INCCAC
۱۰۰	AC ← DR	DRTAC
۱۰۱	AR ← DR (۰-۱۰)	DRTAR
۱۱۰	AR ← PC	PCTAR
۱۱۱	M [AR] ← DR	WRITE

FY	ریز عملیات	نماد
۰۰۰	هیچ عمل	NOP
۰۰۱	AC ← AC - DR	SUB
۰۱۰	AC ← AC ∨ DR	OR
۰۱۱	AC ← AC ∧ DR	AND
۱۰۰	DR ← M [AR]	READ
۱۰۱	DR ← AC	ACTDR
۱۱۰	DR ← DR + ۱	INCDR
۱۱۱	DR(۰-۱۰) ← PC	PCTDR

FY	ریز عملیات	نماد
۰۰۰	هیچ عمل	NOP
۰۰۱	AC ← AC ⊕ DR	XOR
۰۱۰	AC ← \bar{AC}	COM
۰۱۱	AC ← shl AC	SHL
۱۰۰	AC ← shr AC	SHR
۱۰۱	PC ← PC + ۱	INPC
۱۱۰	PC ← AR	ARTPC
۱۱۱	زرز شده	

نمونه سوالات درس معماری کامپیوتر

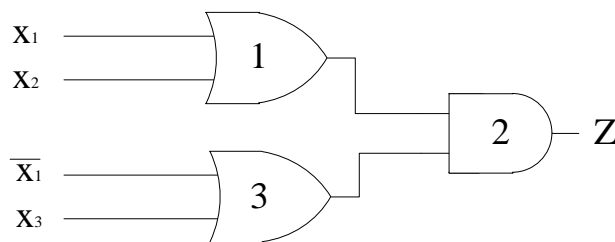
۱- مدار شکل زیر چه عملی را انجام می دهد؟ دیاگرام حالت آن را ترسیم نمایید.



۲- معادلات ورودی T F.F از یک شمارنده نزولی باینری سنکرون ۴ بیتی را بنویسید. (کوچکترین بیت شمارنده Q_A و بیت های دیگر Q_B و Q_C و Q_D می باشد)

۳- عبارت ساده شده برای تابع $f(A,B,C,D,E) = \sum(1,4,9,11,13,15,17,19,22,25,27,29,30,31) + d(3,12,20)$ را بدست آورید.

۴- در مدار شکل زیر تاخیر گیت های ۱ و ۲ و ۳ به ترتیب Δt_1 و Δt_2 و Δt_3 می باشد. همچنین $\Delta t_3 < \Delta t_2 < \Delta t_1$ بوده و $\Delta t_1 = 2\Delta t_2$ است. ورودی x_1 در زمان T_1 و x_2 در زمان T_2 و x_3 در زمان T_3 فعال می گردد (Active High). با فرض $T_1 < T_2 < T_3$ دیاگرام زمانی مدار (ورودی ها و خروجی ها) را رسم نمایید.



۵- مزیت وجود آدرس دهی غیرمستقیم چیست؟

۶- یک شمارنده با شرایط زیر طراحی نمایید:

الف- چهار حالت باشد.

ب- افزایش و کاهش بشمارد

ج- از T.F.F. برای ساخت آن استفاده شود.

۷- منبع تغذیه مدارات TTL چند ولت است و سطوح منطقی آن با چه ولتاژهایی تعریف می گردد؟

۸- مزیت مدارات مبتنی بر CMOS چیست؟

۹- یک رمزگشای (Decoder) ۳ به ۸ با مدارات NOR بسازید.

۱۰- یک Shift Register دو طرفه با بارشده موازی طراحی نمایید.

۱۱- منظور از اینکه می گوئیم گیت های NOR و NAND از نظر عملیاتی کامل است، چیست؟

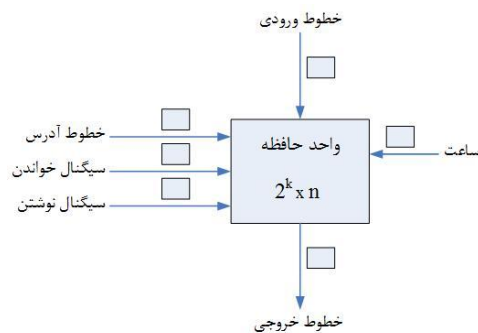
۱۲- یک رمزگشای ۳ به ۸ با استفاده از دو رمزگشای ۲ به ۴ طراحی نمایید.

۱۳- توابع زیر را با استفاده از MUX و Decoder طراحی نمایید:

$$F_1 = xyz + x'y'z + xy'z' \quad F_2 = xy + xz \quad F_3 = yz + x'y'$$

۱- وجود بافر در مدارات منطقی برای چیست؟ (حداقل دو مثال بیاورید)

۲- در شکل زیر بیت های هر خط را در محل خالی بنویسید:



۳- مراحل خواندن از/نوشتن در، واحد حافظه شکل قبل را به صورت مجزا مشخص نمایید.

۴- چند تراشه حافظه 2048×8 برای ساخت حافظه 8192×32 لازم است؟

۵- سرریزی یا Overflow چیست؟ چگونه تشخیص داده می شود؟

۶- عدد دهدهی 6132.784 را به عدد دودویی نرمال شده، تبدیل نمایید.

۷- تفاوت نمایش اعداد باینری و BCD در چیست؟

۸- منظور از بیت توازن (Parity) فرد یا زوج چیست؟

۹- بزرگترین و کوچکترین عدد مثبت و غیر صفر، قابل نمایش در قالب های زیر را مشخص نمایید:



۱۰- مفاهیم زیر را شرح دهید:

الف- سازمان کامپیوتر (Computer Organization)

ب- معماری کامپیوتر (Computer Architecture)

ج- طراحی کامپیوتر (Computer Design)

۱۱- معادل RTL عبارت های زیر را بنویسید:

- A. If (p=1) then ($R_1 = R_2$)
- B. If (p=1) then (If (q=1) then ($R_2=R_2+1$))
- C. If (p=1) then ($R_1=R_2$) else (If (q=1) then ($R_1=R_3$))

۱۲- گذرگاه مشترک به چند طریق قابل ایجاد است؟ توضیح دهید.

۱۳- بافر سه حالت چیست؟ دلیل وجودی آن را بگویید.

۱۴- ریز عمل های موجود در کامپیوتر چند دسته اند؟ نام ببرید.

۱۵- کمترین تعداد ریز عمل ممکن، برای جابجایی محتوای دو ثبات، بدون استفاده از حافظه یا ثبات دیگر را

بنویسید.

۱۶- جدول زیر را با استفاده از MUX طراحی نمایید:

MUX خروجی
1- A and B
2- A or B
3- A xor B
4- A'
5- A+B
6- A-B
7- INC(A)
8- INC(B)

۱۷- تفاوت شیفت حسابی، شیفت منطقی، شیفت حسابی و منطقی چرخشی را توضیح دهید.

۱۸- حاصل عدد 1111010101 بعد از دو شیفت حسابی به راست، یک شیفت منطقی به چپ، سه شیفت

حسابی چرخشی به راست، و یک شیفت منطقی به چپ، را بدست آورید.

۱۹- عبارت های زیر را توضیح و نوع آدرسدهی آنان را مشخص نمایید.

A. $DR \leftarrow M[M[AR]]$

B. $PC \leftarrow PC+1$

C. $IR \leftarrow M[AR]$

D. $T_0: AR \leftarrow PC$

$T_1: IR \leftarrow M[AR], PC \leftarrow PC+1$

۲۰- آدرسدهی ثباتی، حافظه ای مستقیم و حافظه ای غیر مستقیم را با مثالی تشریح نمایید.

۲۱- بلوک دیاگرام عبارت زیر را به طور کامل رسم نمایید (شامل گیت های کنترل کننده، شمارنده و ...)

$xyT_0+T_1+y'T_2: PC \leftarrow PC+1$

۲۲- یک مدار ترکیبی شمارنده نزولی ۴ بیتی با ۴ مدار تمام جمع کننده بسازید.

۲۳- چه چیزی در عبارت های RTL زیر صحیح نیست؟

a. $xT: AR \leftarrow AR+1, AR \leftarrow 0$

b. $yTT': R_1 \leftarrow R_1+1$

c. $yT: R_1 \leftarrow R_2, R_1 \leftarrow R_3$

d. $zT: PC \leftarrow AR, PC \leftarrow PC+1$

۲۴- سیگنال های زمانبندی واحد کنترل برای عبارت زیر ترسیم نمایید.

$D_3T_4: SC \leftarrow 0$

۲۵- قالب دستورالعمل دودویی در ثبات IR به گونه زیر است:



I: بیت آدرسهی (0: مستقیم یا ثباتی و 1: غیرمستقیم یا ورودی/خروجی)

Op-Code: کدعمل (1111111) مربوط به کدعمل ثباتی یا ورودی/خروجی)

Address: آدرس

با فرض این که حافظه مورد استفاده دارای سلول های ۱۶ بیتی است، به سوالات زیر پاسخ دهید:

الف- حداکثر فضای آدرسهی مستقیم و غیرمستقیم چیست؟

ب- حداکثر عملیات ثباتی و حافظه ای مستقیم چیست؟

ج- حداکثر عملیات ثباتی و حافظه ای مستقیم قابل تعریف چه تعداد است؟

د- فرض کنید: $PC=25$, $AC=15$, $AR=100$, $DR=200$ ، پس از اجرای دستور ADD (دستور صفر آدرسه) مقادیر

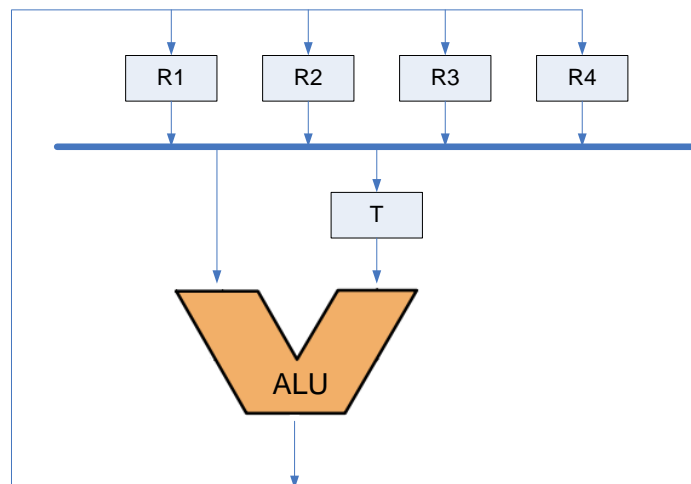
جدید ثبات ها را مشخص نمایید.

۲۶- در صورتی که حافظه اصلی یک کامپیوتر دارای ۴۰۹۶ کلمه ۱۶ بیتی باشد، آنگاه ثبات های AR، PC و

DR این کامپیوتر حداقل چند بیتی باید باشد؟

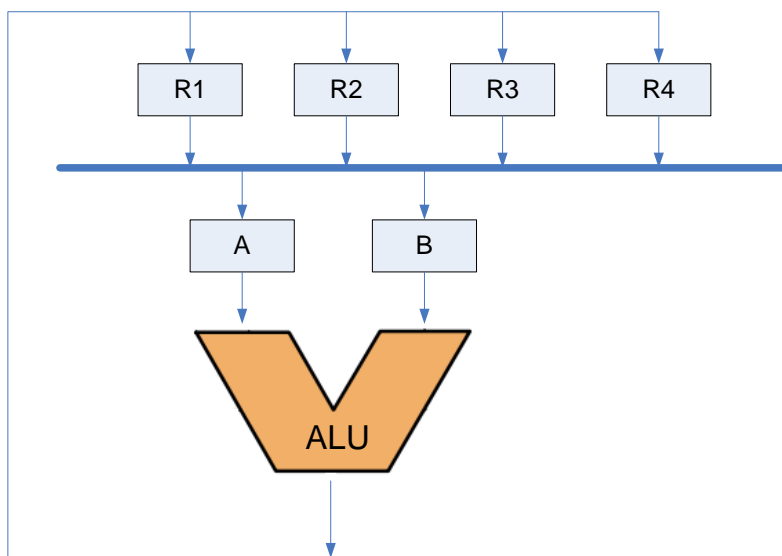
۲۷- در شکل زیر برای انجام هر یک از عملیات $R_1 \leftarrow R_1+R_2$ و $R_1 \leftarrow R_2+R_3$ به چند پالس ساعت نیاز است؟

آنها را مشخص نمایید.



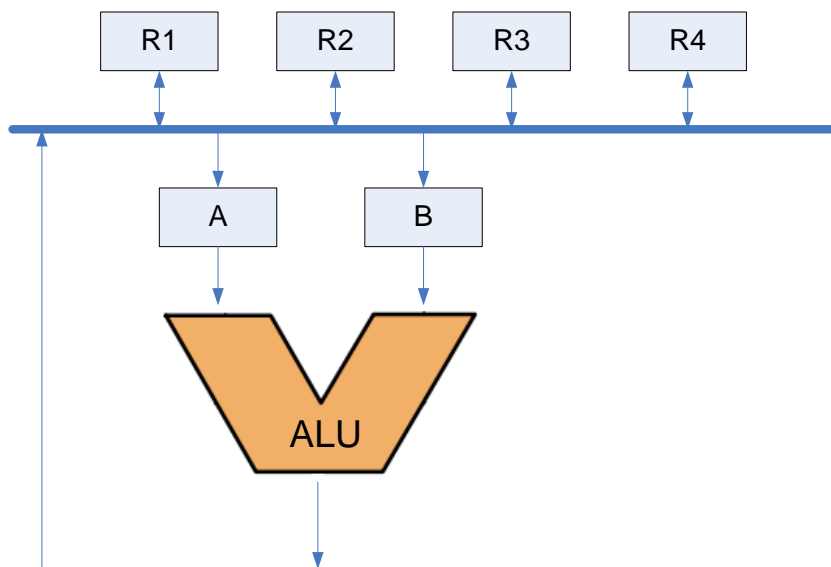
۲۸- به منظور ساخت یک گذرگاه مشترک (BUS) که تعداد ۳۲ ثبات ۱۶ بیتی را به همدیگر متصل می کند، حداقل تعداد و نوع مالتی پلکسرها را مشخص نمایید.

۲۹- در شکل زیر برای انجام هر یک از عملیات $R_1 \leftarrow R_1 + R_2$ و $R_1 \leftarrow R_2 + R_3$ به چند پالس ساعت نیاز است؟ آنها را مشخص نمایید.

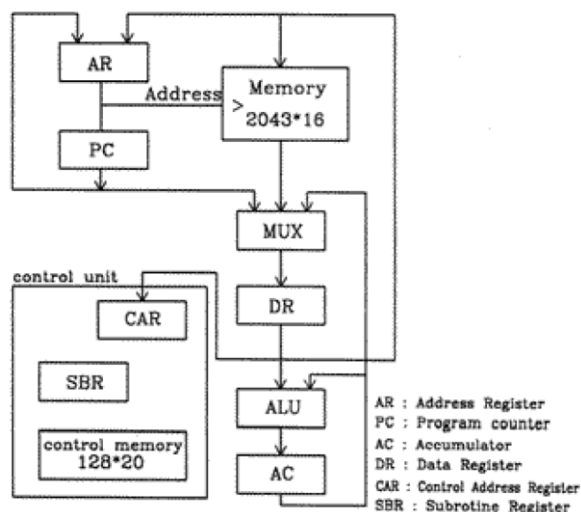


۳۰- مزایا و معایب واحد کنترل سیم بندی شده و برنامه ریزی شده را نام برده و توضیح دهید.

۳۱- در شکل زیر برای انجام هر یک از عملیات $R_1 \leftarrow R_1 + R_2$ و $R_1 \leftarrow R_2 + R_3$ به چند پالس ساعت نیاز است؟ آنها را مشخص نمایید.



۳۲- در شکل زیر تعداد بیت های لازم برای ثبات های AR, PC, DR, AC, CAR, SBR را مشخص نمایید.



۳۳- مزیت استفاده از Carry Look Ahead Adder را بنویسید. و عبارت C_3 آن را محاسبه کنید.

۳۴- در Carry Look Ahead Adder عبارت های P و G مشخص کننده چیست؟

۳۵- جدول محاسبه حاصل ضرب دو عدد (-۹) و (-۱۶) را با استفاده از الگوریتم بوت، ترسیم نمایید. (در

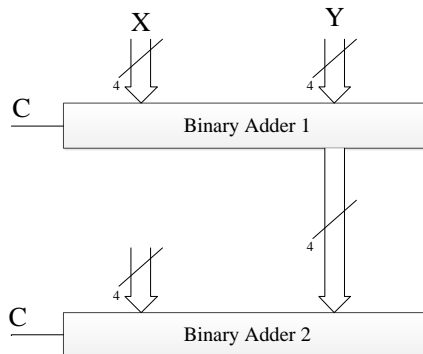
مدار سخت افزاری مضروب در ثبات BR، مضروب فیه در ثبات QR، حاصل ضرب در ثبات های AC,QR و

تعداد ارقام اعداد در ثبات SC قرار می گیرد.)

۳۶- در ضرب آرایه ای دو عدد ۵ رقمی عبارت های مربوط به حاصل ضرب را بنویسید. تعداد گیت های AND، Full Adder و Half Adder مورد نیاز را مشخص نمایید.

۳۷- در ضرب آرایه ای وضعیت علامت حاصل ضرب چگونه بدست می آید؟

۳۸- شکل زیر را به عنوان مبدل جمع کننده باینری به BCD تکمیل نمایید.



۳۹- کدگذاری Excess-3 Gray Code چیست؟ مزیت آن را بگویید.

۴۰- پیامی از مبداء با محتوای 110010 و به صورت بیت توازن فرد ارسال شده و در مقصد به صورت

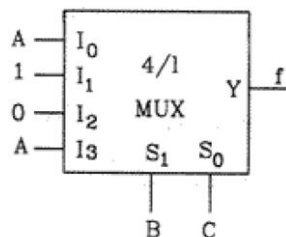
1100100 در مقصد دریافت شده است. آیا در حین انتقال خطایی رخ داده است؟ چرا؟

۴۱- تفاوت های فلسفه طراحی CISC و RISC را نام ببرید.

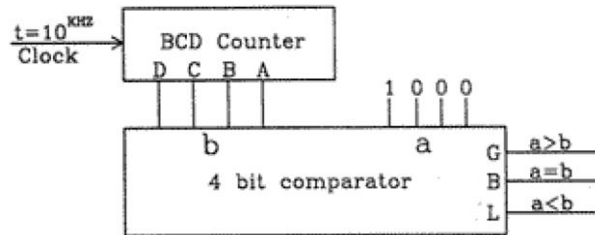
۴۲- عبارت های منطقی مربوط به تولید بیت های وضعیت C, Z, S, V را بگویید.

۴۳- وقفه چیست؟ آیا می توان هنگام سرویس دهی به یک وقفه، وقفه دیگری را فعال نمود؟ توضیح دهید.

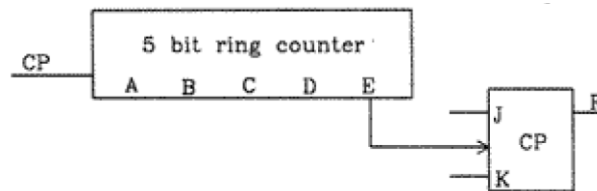
۴۴- با توجه به شکل زیر مینترم تابع $f(A,B,C)$ را مشخص نمایید.



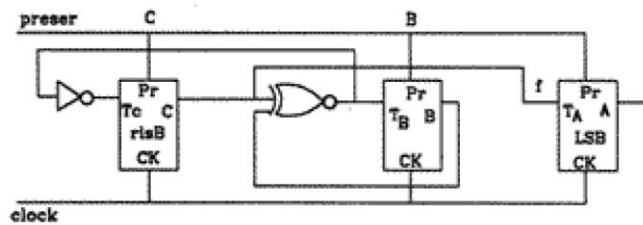
۴۵- خروجی مدار مقایسه کننده زیر Active High است. زمان فعال بودن و غیر فعال بودن خروجی های L,B,G را محاسبه نمایید.



۴۶- مدار زیر چه عملی را انجام می دهد؟



۴۷- در مدار زیر قبل ورود سیگنال ساعت تمامی F.F. ها با محتوای یک پر می شود (Preset) بعد از ورود سیگنال ساعت دیاگرام حالت این مدار را برای بیت های A (بیت ارزش کم)، B و C (بیت ارزش زیاد) ترسیم نمایید.



۴۸- دلیل استفاده از واحد کنترل ریز برنامه نویسی شده (Microprogramming):

الف- طراحی واحد کنترل به صورت سیستماتیک است.

ب- تسهیل در رفع خطاهای طراحی است.

ج- تغییر ساده تر در دستورات زبان ماشین است.

د- سرعت بالاتر

ه- الف، ب و ج

و- همه موارد